



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 02.04.80 (21) 2901590/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 07.03.82. Бюллетень № 9

Дата опубликования описания 07.03.82

(11) 911720

(51) М. Кл.<sup>3</sup>

Н 03 К 13/02

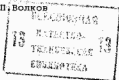
(53) УДК 681.325  
(088.8)

(72) Авторы  
изобретения

А. П. Стахов, А. Д. Азаров, Ю. А. Петросиж и В. П. Волков

(71) Заявитель

Винницкий политехнический институт



(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ

1

Изобретение относится к вычислительной и цифровой измерительной технике.

Известен аналого-цифровой преобразователь, содержащий блок управления, выход которого является выходом аналого-цифрового преобразователя и соединен со входом преобразователя код-аналог, выход которого соединен с первым входом компаратора, второй вход которого является входом аналого-цифрового преобразователя, выход компаратора соединен со входом блока управления [1].

Недостатком данного аналого-цифрового преобразователя является сложный метрологический контроль линейности выходной характеристики.

Цель изобретения - упрощение метрологического контроля линейности выходной характеристики.

Указанная цель достигается тем, что в аналого-цифровой преобразователь, содержащий блок сравнения, первый вход которого соединен с входной шиной, второй вход - с выходом цифроаналогового преобразователя, а выход - с первым входом блока управления, дополнительно введены блок свертки кода, блок анализа кода,

2

блок контроля, при этом выход блока сравнения соединен с первым входом блока контроля, выход блока анализа кода соединен с первым входом блока, свертки кода и со вторым входом блока управления, выход блока свертки кода соединен с входом цифроаналогового преобразователя, с первым входом блока анализа кода и первой выходной шиной, второй вход блока свертки кода соединен с первым выходом блока управления, второй выход которого соединен со вторым входом блока анализа кода, второй вход блока контроля соединен с третьим выходом блока управления, а его выход - со второй выходной шиной аналого-цифрового преобразователя.

На чертеже представлена функциональная схема аналого-цифрового преобразователя.

Схема содержит входную шину 1 аналого-цифрового преобразователя, блок 2 сравнения, блок 3 управления, блок 4 контроля, блок 5 свертки кода, блок 6 анализа кода, цифроаналоговый преобразователь 7, информационный выход 8 аналого-цифрового преобразователя и контрольный

30

выход 9 аналого-цифрового преобразователя.

Первый вход блока 2 сравнения соединен с входной шиной 1 аналого-цифрового преобразователя, на которую подается преобразуемая аналоговая величина  $A_x$ . Выходной сигнал блока 2 сравнения поступает на первый вход блока 3 управления, обеспечивающего работу устройства, и на первый вход блока 4 контроля, формирующего сигнал, свидетельствующий о несоответствии весов разрядов цифроаналогового преобразователя 7 требуемым значениям. Выход блока 4 контроля является контрольным выходом 9 аналого-цифрового преобразователя. Первый, второй и третий выходы блока 3 управления соединены соответственно с первым входом блока 5 свертки кода, со вторым входом блока 6 анализа кода, управляющего сверткой в блоке 5, и со вторым входом блока 4 контроля. Выход блока 6 анализа кода соединен со вторым входом блока 5 свертки кода и со вторым входом блока 3 управления. Выход блока 5 свертки кода является информационным выходом 8 аналого-цифрового преобразователя и соединен со входом цифроаналогового преобразователя 7 и с первым входом блока 6 анализа кода. Выходной сигнал цифроаналогового преобразователя 7 поступает на второй вход блока 2 сравнения.

Контроль линейности выходной характеристики аналого-цифрового преобразователя происходит в процессе преобразования входной аналоговой величины в код иррациональным основанием.

Преобразователь работает следующим образом.

Со входной шины 1 преобразователя преобразуемая аналоговая величина  $A_x$  подается на первый вход блока 2 сравнения, на второй вход которого поступает компенсирующий аналоговый сигнал  $A_k$ , формирующийся на выходе цифроаналогового преобразователя 7. Разность вышеуказанных величин  $\Delta = A_x - A_k$  преобразуется в код с иррациональным основанием по методу последовательного счета с помощью блока 2 сравнения, блока 3 управления и блока 5 свертки кода. При этом блок 5 свертки кода работает в режиме счета импульсов, причем счет осуществляется с помощью операции свертки. Управление процессом счета импульсов производится с помощью блока 6 анализа кода. Выполнение операции свертки в каждый последующий  $i$ -й разряд производится после установки в единичное состояние  $(i-1)$ -х младших разрядов.

Цифровой код с выхода блока 5 свертки кода поступает на вход цифроаналогового преобразователя 7, на выходе которого появляется аналоговый эквивалент данного кода.

После выполнения свертки кода в  $i$ -й разряд происходит сбрасывание блока 2 сравнения и по команде блока 3 управления младший разряд блока 5 свертки кода устанавливается в нулевое состояние. Если при этом выходной сигнал блока 2 сравнения не изменится, то на выходе блока 4 контроля появляется сигнал, свидетельствующий об отклонении веса  $i$ -го разряда от требуемого значения, определяемого рекуррентным соотношением. Если блок 2 сравнения изменил свое состояние, то величина отклонения веса  $i$ -го разряда от требуемого значения пренебрежительно мала (меньше меньшего кванта). Процесс преобразования на этом заканчивается.

Если, после выполнения операции свертки в  $i$ -й разряд блок 2 сравнения не меняет своего состояния, то производится дальнейшее уравновешивание входной величины  $A_x$  выходным сигналом  $A_k$  цифроаналогового преобразователя 7 до сбрасывания блока 2 сравнения.

После сбрасывания блока 2 сравнения по команде блока 3 управления производится последовательная свертка кода (со старших разрядов) в блоке 5 свертки кода. Если после выполнения операции свертки блок 2 сравнения изменил свое состояние, то производится установка в единичное состояние младшего разряда блока 5 свертки кода. При этом, если блок 2 сравнения не изменил свое состояние, на выходе блока 4 контроля появляется сигнал, свидетельствующий о несоответствии весов разрядов цифроаналогового преобразователя 7 требуемым значениям.

Если после операции свертки блок 2 сравнения не изменил своего состояния, то производится установка в нулевое состояние младшего разряда блока 5 свертки кода. При этом, если блок 2 сравнения не изменил свое состояние, на выходе блока 4 контроля появляется сигнал, свидетельствующий о несоответствии весов разрядов цифроаналогового преобразователя 7 требуемым значениям.

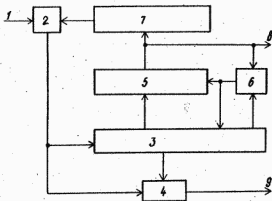
Введение блоков свертки кода, анализа кода, контроля и связей позволяет непосредственно в процессе основного преобразования вести оперативный метрологический контроль линейности выходной характеристики аналого-цифрового преобразователя во всем диапазоне входного сигнала.

## формула изобретения

Аналого-цифровой преобразователь, содержащий блок сравнения, первый вход которого соединен с входной шиной, второй вход - с выходом цифроаналогового преобразователя, а выход - с первым входом блока управления, отличающийся тем, что, с целью упрощения метрологического контроля линейности выходной характеристики, в него введены блок свертки кода, блок анализа кода, блок контроля, при этом выход блока сравнения соединен с первым входом блока контроля, выход блока анализа кода соединен с первым входом блока свертки кода и со вторым входом блока управления, выход блока свертки

кода соединен с входом цифроаналогового преобразователя, с первым входом блока анализа кода и первой выходной шиной, второй вход блока свертки кода соединен с первым входом блока управления, второй выход которого соединен со вторым входом блока анализа кода, второй вход блока контроля соединен с третьим выходом блока управления, а его выход - со второй выходной шиной.

- 10 Источники информации, принятые во внимание при экспертизе  
 1. Гитис Э.И. Преобразователи информации для электронных цифровых вычислительных устройств. М., "Энергия", 1975, с. 292, рис. 7 - 5 (прототип).



Редактор Ю.Ковач      Составитель А.Кузнецов      Корректор В.Синицкая  
 Техред М.Рейвес

Заказ 1148/50      Тираж 954      Подписное  
 ВНИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

филиал ППП "Патент", г. Ужгород, ул. Проектная, 4