



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

(11) 947956

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 22.01.79 (21) 2716506/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.07.82. Бюллетень № 28

Дата опубликования описания 30.07.82

[51] М. Кл.³

H 03 K 13/02

[53] УДК 681.325
(088.8)

(72) Авторы
изобретения

А.П. Стахов, А.Д. Азаров и В.А. Лужецкий

(71) Заявитель

Винницкий политехнический институт



(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ

Изобретение относится к цифровой измерительной технике и может быть использовано для преобразования аналоговых величин в цифровой код.

Известен аналого-цифровой преобразователь, содержащий усилитель, многопороговый блок сравнения, преобразователь параллельного кода, цифро-аналоговый преобразователь, блок управления, входной и выходной блоки [1].

Известный преобразователь имеет сложный метрологический контроль и низкую надежность.

Известен также аналого-цифровой преобразователь, содержащий цифровой коммутатор, выходы которого соединены с информационными входами счетчика, вход (i+1)-го усилителя соединен с выходом i-го усилителя, выходы (k-1) усилителей соединены с вторым по k-ый входами аналогового коммутатора, выход которого соединен со входом многопорогового блока сравнения, своим выходом соединенного со входом преобразователя последовательного кода, выход которого соединен с информационным входом цифрового коммутатора, управляющие входы аналогового коммутатора, цифрового комму-

татора, многопорогового блока сравнения и счетчика соединены соответственно с первым, вторым и четвертым выходами блока управления, выход цифро-аналогового преобразователя соединен с вторым входом первого усилителя, первый вход которого соединен с первым входом аналогового коммутатора и подключен к входной шине [2].

Недостатками такого аналого-цифрового преобразователя являются сложный метрологический контроль линейности его выходной характеристики, а также недостаточно высокая надежность, не позволяющая получать истинное значение цифрового эквивалента входной аналоговой величины при расстройке или неисправности хотя бы одного из разрядов цифро-аналогового преобразователя.

Цель изобретения - упрощение метрологического контроля и повышение надежности.

Поставленная цель достигается тем, что в аналого-цифровой преобразователь, содержащий (k-1) усилителей, цифро-аналоговый преобразователь, аналоговый коммутатор, многопороговый блок сравнения, блок управления, преобразователь последовательного

1

2

5

10

15

20

25

30

кода, счетчик и цифровой коммутатор, введены реверсивный счетчик, цифровой элемент сравнения, блок анализа кода, регистр, блок свертки и развертки кода, причем выход цифро-аналогового преобразователя соединен с вторым входом первого усилителя, первый вход которого соединен с первым входом аналогового коммутатора и подключен к входу аналого-цифрового преобразователя, вход (i+1)-го усилителя соединен с выходом i-го усилителя, выходы (k-1) усилителей соединены с вторым по k-ым входами аналогового коммутатора, выход которого соединен с входом многопортового блока сравнения, выход которого соединен с входом преобразователя последовательного кода, выход которого соединен с информационным входом цифрового коммутатора, выходы цифрового коммутатора соединены с информационными входами реверсивного счетчика и с информационными входами счетчика, выход которого соединен с первым информационным входом блока свертки и развертки кода и информационным входом блока анализа кода, выход блока свертки и развертки кода соединен с входом цифро-аналогового преобразователя, выход блока анализа кода соединен с информационным входом регистра, выход которого соединен с вторым информационным входом блока свертки и развертки кода, выход реверсивного счетчика соединен с входом цифрового элемента сравнения и является выходом аналого-цифрового преобразователя, выход цифрового элемента сравнения соединен с вторым управляющим входом блока анализа кода, управляющие входы аналогового коммутатора, многопортового блока сравнения, цифрового коммутатора, счетчика, блока свертки и развертки кода, регистра, реверсивного счетчика и первый управляющий вход блока анализа кода соединены соответственно с первым, вторым, третьим, четвертым, пятым, шестым, седьмым и восьмым входами блока управления.

На чертеже представлена схема аналого-цифрового преобразователя.

Устройство содержит вход 1, на который подается измеряемая величина, усилители 2-4, выходы которых соединены со входами аналогового коммутатора 5. Выход аналогового коммутатора 5 соединен со входом многопортового блока 6 сравнения, который осуществляет преобразование аналоговой величины в параллельный унитарный код 60. Выход блока 6 соединен со входом преобразователя 7 последовательного кода, осуществляющего преобразование параллельного унитарного кода в последовательный. Выход преобразователя

7 через цифровой коммутатор 8 соединен с информационными входами счетчика 9 и реверсивного счетчика 10. Выход счетчика 9 соединен с информационным входом блока 11 анализа кода, предназначенного для определения номера старшего значащего разряда анализируемого кода, а также с первым информационным входом блока 12 свертки и развертки кода, выполняющей операции свертки и развертки кода. Выход блока 11 соединен с информационным входом регистра 13, предназначенного для хранения номера расстроенного или неисправного разряда. Выход регистра 13 соединен с вторым информационным входом блока 12, выход которого соединен с входом цифро-аналогового преобразователя 14. Выход цифро-аналогового преобразователя 14 соединен с вторым входом усилителя 2. Выход реверсивного счетчика 10 соединен с входом цифрового элемента 15 сравнения и является выходом 16 аналого-цифрового преобразователя. Выход цифрового элемента 15 сравнения, вырабатывающего сигнал превышения кодом заданной величины, соединен с вторым управляющим входом блока 11. Алгоритмы преобразования и метрологического контроля обеспечиваются блоком 17 управления.

Аналого-цифровой преобразователь работает в двух режимах: режиме непосредственного преобразования аналоговой величины в цифровой и в режиме метрологического контроля линейности выходной характеристики.

В режиме непосредственного преобразования входной аналоговой величины в код устройство работает следующим образом.

В первом цикле входная преобразуемая аналоговая величина с входа 1 подается на первый вход аналогового коммутатора 5, который под действием управляющего сигнала, поступающего из блока 17 управления, передает ее на вход многопортового блока 6 сравнения. Блок 6 преобразует входную аналоговую величину в параллельный унитарный код, который преобразуется в последовательный код преобразователем 7. Последовательный унитарный код через цифровой коммутатор 8 поступает на первые входы счетчика 9 и реверсивного счетчика 10.

На втором цикле "золотой" r-код из счетчика 9 передается в блок 12 свертки и развертки, в котором под действием сигналов, поступающих из регистра 13 и блока 17 управления, преобразуется в кодовую комбинацию, содержащую нули в неисправных или расстроенных разрядах. Номера этих разрядов определяются в процессе метрологического контроля. Код с выхода блока 12 подается на вход цифро-анало-

гового преобразователя 14. Аналоговая величина, соответствующая этому коду, с выхода цифро-аналогового преобразователя 14 подается на второй вход усилителя 2, на первый вход которого подается входная преобразуемая величина. Разность этих величин $\Delta 1$ усиливается усилителем 2 в M раз и подается на второй вход коммутатора 5. Под действием управляющего сигнала блока 17 величина $M \Delta 1$ передается на вход блока 6. Параллельный унитарный код, соответствующий этой величине, преобразуется преобразователем 7 в последовательный унитарный код, который передается через цифровой коммутатор 8 на вторые входы счетчика 9 и реверсивного счетчика 10, тем самым к содержимому счетчиков 9 и 10 добавляется результат преобразования второго цикла.

На третьем и четвертом циклах аналого-цифровой преобразователь работает аналогичным образом, причем в работу включается усилитель 3 и усилитель 4 соответственно на третьем и четвертом циклах.

Работа аналого-цифрового преобразователя в режиме метрологического контроля линейности выходной характеристики начинается с проверки соответствия своим метрологическим характеристикам $(p-2)$ -го разряда аналого-цифрового преобразователя. При этом предполагается, что $(p+1)$ младших разрядов настроены.

На вход аналого-цифрового преобразователя подается ступенчато-нарастающая аналоговая величина, i -ая ступень которой используется для проверки i -го разряда. Процесс контроля любого разряда состоит из двух этапов.

На первом этапе производится преобразование величины ступени в код описанным выше способом. На втором этапе также происходит кодирование величины данной ступени с той лишь разницей, что старший разряд кода исключается путем выполнения операции развертки кода в блоке 12. Например, кодовая комбинация 00100100, содержащая единицу в шестом (старшем значащем) разряде, заменяется комбинацией 00011011. Реверсивный счетчик 10 при этом работает в режиме вычитания. По окончании преобразования входной аналоговой величины в код в реверсивном счетчике 10 получают код погрешности контролируемого разряда, представляющий собой разность двух различных кодовых представлений одной и той же аналоговой величины. Если код погрешности превышает заданную величину, то цифровой элемент 15 сравнения формирует сигнал, который поступает на второй управляющий вход блока 11 анализа

кода, последний определяет номер старшего значащего разряда кода, поступающего из счетчика 9. Под действием сигнала, поступающего из блока 17 управления, номер этого разряда, являющегося расстроеным или неисправным, заносится в регистр 13. На этом процесс метрологического контроля данного разряда заканчивается.

Формула изобретения

Аналого-цифровой преобразователь, содержащий $(k-1)$ усилителей, цифро-аналоговый преобразователь, аналоговый коммутатор, многопороговый блок сравнения, блок управления, преобразователь последовательного кода, счетчик и цифровой коммутатор, выходы которого соединены с информационными входами счетчика, вход $(i+1)$ -го усилителя соединен с выходом i -го усилителя, выходы $(k-1)$ усилителей соединены с вторым по k -ый входами аналогового коммутатора, выход которого соединен с входом многопорогового блока сравнения, выход которого соединен с входом преобразователя последовательного кода, выход которого соединен с информационным входом цифрового коммутатора, управляющие входы аналогового коммутатора, цифрового коммутатора, многопорогового блока сравнения и счетчика соединены соответственно с первым, вторым, третьим и четвертым выходами блока управления, выход цифро-аналогового преобразователя соединен с вторым входом первого усилителя, первый вход которого соединен с первым входом аналогового коммутатора и подключен к входной шине, от которой i и $i+1$ с я тем, что, с целью упрощения метрологического контроля и повышения надежности, в него введены реверсивный счетчик, цифровой элемент сравнения, блок анализа кода, регистр, блок свертки и развертки кода, выход которого соединен с входом цифро-аналогового преобразователя, выход счетчика соединен с первым информационным входом блока свертки и развертки кода и информационным входом блока анализа кода, выход которого соединен с информационным входом регистра, выход регистра соединен с вторым информационным входом блока свертки и развертки кода, выходы цифрового коммутатора соединены с информационными входами реверсивного счетчика, выход которого соединен с входом цифрового элемента сравнения и подключен к выходу аналого-цифрового преобразователя, выход цифрового элемента сравнения соединен с вторым управляющим входом блока анализа кода, управляющие входы блока свертки и развертки кода, регистра, реверсивного счетчика и пер-

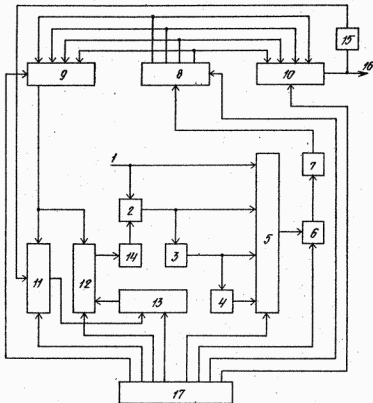
вый управляющий вход блока анализа кода соединены соответственно с пятым, шестым, седьмым и восьмым выходами блока управления.

Источники информации, принятые во внимание при экспертизе

1. Заявка Великобритании № 1318775, кл. G 4 Н, 1971.

2. Гитис Э.Н. Преобразователи информации для электронных цифровых вычислительных устройств. М., "Энергия", 1975, с. 319, рис. 7-116.

5.



Редактор А. Огар Составитель Ю. Богданов Корректор Е. Рошко
 Техред Э. Палия

Заказ 5667/77 Тираж 959 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам Изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4