



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

SU ₀₀ 1277396 A1

ГСД 4 Н 03 М 1/26

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3883962/24-24
(22) 15.04.85
(46) 15.12.86, Волг. № 46
(71) Винницкий политехнический институт
(72) А.Д.Азаров, А.П.Стаков
и В.П.Волков
(53) 681.325(088.8)
(56) Шляндик В.М. Цифровые электронные измерительные приборы. М.: Энергия, 1972, с. 189.
Авторское свидетельство СССР
№ 1197079, кл. Н 03 М 1/26, 1984.
(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ
(57) Изобретение касается преобразо-

вания аналоговых сигналов в цифровой код. Изобретение позволяет повысить точность за счет улучшения линейности характеристики. Особенность предложенного технического решения заключается в использовании избыточных измерительных кодов для коррекции линейности характеристики преобразования, которая осуществляется с помощью введенных регистра последовательного приближения, цифроаналогового преобразователя и тактового генератора, частота которого в режиме самоконтроля регулируется с целью обеспечения заданных требований по линейности преобразования. Гл.п. флы, 4 ил.

su ₀₀ 1277396 A1

Изобретение относится к цифровой вычислительной и измерительной технике и предназначено для преобразования аналоговых величин в цифровые коды.

Цель изобретения - повышение точности за счет улучшения линейности характеристики аналого-цифрового преобразования.

На фиг. 1 приведена структурная схема аналого-цифрового преобразователя, на фиг. 2 - пример реализации тактового генератора; на фиг. 3 - граф-схема алгоритма работы устройства; на фиг. 4 - функциональная схема блока управления.

Анало-цифровой преобразователь (фиг. 1) содержит входную шину 1, аналоговый коммутатор 2 (АК), первый аналоговый запоминающий элемент, выполненный на конденсаторе (С) 3, усилитель 4, блок 5 сравнения (ВС), источник 6 опорного напряжения (НОН), ключевой элемент 7 (КЭ), второй аналоговый запоминающий элемент, выполненный на конденсаторе (С) 8, первый блок 9 ключевых элементов (БКЭ), третий аналоговый запоминающий элемент, выполненный на конденсаторе (С) 10, второй блок 11 ключевых элементов (БКЭ), регистр 12 сдвига (РС), блок 13 контроля кодов (БК), регистр 14 последовательного приближения (РПП), цифроаналоговый преобразователь 15 (ЦАП), тактовый генератор 16 (ТГ), выходные шины 17, блок 18 управления (БУ), входную шину 19 "Режим работы", к которой подключен первый вход блока 18. Последний содержит выходы с первого по шестой 20-25, второй вход 26, седьмой и восьмой выходы 27 и 28, третий и четвертый входы 29 и 30, девятый и десятый выходы 31 и 32, пятый вход 33 и шестой вход, который является шиной "Запуск".

Тактовый генератор 16 (фиг. 2) может быть выполнен на компараторе 34 (К), операционном усилителе 35 (ОУ), резисторе (R) 36, конденсаторе (С) 37, ключевом элементе 38 (КЭ).

Блок 18 управления (фиг. 4) выполнен на постоянном запоминающем устройстве 39 (РОМ), первом и втором регистрах 40 и 41 (RG), счетчике 42 пересчета на три (CT_3), счетчике 43 тактов (CT_t), триггере 44 (Тг), формирователе 45 импульса (Р).

Анало-цифровой преобразователь должен быть построен на основе избыточных измерительных кодов, например кодов "золотой" р-пропорции. Применительно к преобразователям циклического типа с переменным опорным напряжением целесообразно использовать симметричный код "золотой" р-пропорции. Любое действительное число в 10 таком коде может быть представлено в виде

$$N = \sum_{i=-\infty}^{+\infty} a_i u_p^i,$$

где $a_i \in \{0, 1\}$ - двоичный коэффициент, причем $a_i=1$ соответствует суммированию веса i-го разряда, а $a_i=1$ - вычитанию веса i-го разряда,

u_p - вес i-го разряда,
20 $p=0, 1, 2, \dots$, - параметр кода.

В этих кодах между весами разрядов существуют контрольные соотношения:

$$\begin{cases} a_{i-p} + a_{i-1} - a_i = 0; \\ -a_{i-p+1} + a_{i-1} + a_i = 0. \end{cases} \quad (1)$$

Предлагаемый анало-цифровой преобразователь работает в двух режимах: режиме преобразования входной аналоговой величины A_x симметричный n-разрядный код "золотой" р-пропорции и в режиме самопроверки.

Преобразование входной аналоговой величины A_x в n-разрядный код происходит за n тактов, в каждом из которых формируется значение одного разряда выходного кода. В процессе кодирования преобразуемая аналоговая величина A_x алгебраически суммируется с набором из n эталонных уровней U_{ij} , формируемых на запоминающем конденсаторе 10. Кодирование входной аналоговой величины A_x производится в соответствии с соотношением

$$45 U_{i+1} = U_i - a_i U_{ir} (1 - e^{-t/f_r}), \quad (2)$$

где U_{i+1} - значение преобразуемого напряжения на (i+1)-м такте преобразования;

50 U_i - значение преобразуемого напряжения на i-м такте преобразования;

C_i - постоянная времени цепи разряда конденсатора 10 на конденсатор 3;

t - длительность процесса n-разряда, определяемая длительностью управляющего импульса;

55

a_1 - выходной сигнал блока 5 сравнения, определяемый выражением:

$$a_1 = \begin{cases} 1, & U_1 \geq 0 \\ 1, & U_1 < 0. \end{cases} \quad (3)$$

Длительность управляющего импульса выбирают такой, чтобы значения напряжений $U_{\text{эт},1}(1-e^{-t/\tau_1})$ были пропорциональны весам разрядов кода "золотой" р-пропорции. Результат преобразования формируется на основании последовательности выходных сигналов a_1 блока 5 сравнения.

В режиме преобразования участвуют все блоки устройства, кроме блока 13 контроля и регистра 14 последовательного приближения. В этом режиме аналого-цифровой преобразователь работает следующим образом. На первом такте преобразования входная аналоговая величина A_x через аналоговый коммутатор 2 передается на запоминающий конденсатор 3, который заряжается до напряжения U_1 , пропорционального входному аналоговому сигналу A_x . Запоминающие конденсаторы 8 и 10 заряжаются через ключевой элемент 7 и второй блок 11 ключевых элементов до напряжения $U_{\text{о}}=U_{\text{о}}(1-e^{-t/\tau_2})$ от источника 6 опорного напряжения. Напряжение U_1 через усилитель 4 поступает на вход блока 5 сравнения. На выходе блока 5 сравнения формируется значение старшего разрядного коэффициента a_1 в соответствии с выражением (3). Причем значение $a_1=1$ соответствует суммированию первого эталонного уровня $U_{\text{эт},1}=U_{\text{о}}$ и преобразуемого напряжения U_1 , в следующем такте преобразования, а значение $a_1=1$ - вычитанию эталонного уровня $U_{\text{эт},1}$ и преобразуемого напряжения U_1 . Значение разрядного коэффициента a_1 заносится в сдвиговый регистр 12.

На втором такте в соответствии с соотношением (2) формируется напряжение U_2 на конденсаторе 3 следующим образом. Конденсатор 10 включается через блок 9 ключевых элементов в цепь обратной связи усилителя 4 таким образом, чтобы обеспечивалась подача напряжения $U_{\text{эт},2}=U_{\text{о}}$ обратной полярности на конденсатор 3. В результате на конденсаторе 3 формируется напряжение

$$U_2 = U_1 - a_1 U_{\text{эт},1} (1 - e^{-t/\tau_1}),$$

где τ_1 - постоянная времени цепи разряда конденсатора 10 на конденсаторе 3;

t - длительность процесса перезаряда, определяемая длительностью управляющего импульса.

На конденсаторе 10 сформируется напряжение $U_{\text{с10}}=U_{\text{эт},1} e^{-t/\tau_1}$. На выходе блока 5 сравнения в соответствии с условием (3) формируется значение второго разрядного коэффициента a_2 выходного кода, которое записывается в сдвиговый регистр 12.

Затем по команде блока 18 управления формируется второй эталонный уровень $U_{\text{эт},2}$ следующим образом. Конденсаторы 8 и 10 включаются параллельно через блок 11 ключевых элементов. В результате происходит перераспределение заряда между конденсаторами 8 и 10 таким образом, что на конденсаторе 10 установится напряжение второго эталонного уровня

$$U_{\text{эт},2} = U_{\text{о}}(1/K(1-e^{-t/\tau_2}))(1-e^{-t/\tau_1}) + e^{-t/\tau_1},$$

где τ_1 - постоянная времени цепи перезаряда конденсаторов 8 и 10;

τ_2 - постоянная времени цепи перезаряда конденсаторов 10 и 3;

K - коэффициент, связывающий величины конденсаторов 8 и 10;

$$K = \frac{C_8}{C_8 + C_{10}};$$

t - длительность процесса перезаряда, определяемая длительностью управляющего импульса.

На третьем такте аналогичным образом формируется напряжение

$$U_3 = U_2 - a_2 U_{\text{эт},2} (1 - e^{-t/\tau_2}),$$

на конденсаторе 3. На конденсаторе 10 сформируется напряжение

$$U_{\text{с10}} = U_{\text{эт},2} e^{-t/\tau_2}.$$

На выходе блока 5 сравнения в соответствии с условием (3) формируется значение третьего разрядного коэффициента a_3 , выходного кода, которое записывается в сдвиговый регистр 12. Затем с помощью блока 18 управления, блока 11 ключевых элементов, запоминающих конденсаторов

8 и 10 формируется напряжение третьего эталонного уровня

$$U_{3L3} = U_{3L1} \left(1/K \left(1 - e^{-t/f_1} \right) \left(1 - e^{-t/f_2} \right) \right)^{-1};$$

В остальных (п-3)-х тактах устройство работает аналогичным образом. По истечении п тактов преобразования в регистре 12 сформируется симметричный п-разрядный код "золотой" р-пропорции, соответствующий входной аналоговой величине A_x с точностью до единицы младшего разряда.

Изменение с течением времени и под воздействием условий внешней среды параметров аналоговых узлов, а именно смещения нуля усилителя 4 и блока 5 сравнения, соотношения величин запоминающих конденсаторов 8, 10 и 3, приводят к возрастанию погрешности линейности преобразователя.

В режиме самопроверки подбирают частоту импульсов тактового генератора 16, обеспечивающую преобразование входной аналоговой величины A_x в код с заданной погрешностью линейности. Процедура самопроверки заключается в многократном кодировании эталонного вспомогательного сигнала A_{st} , значение которого равно $A_{st}=0$. В результате кодирования эталонного вспомогательного сигнала A_{st} формируется условие:

$$y = \begin{cases} 1, & f_i > f_{\alpha}; \\ 0, & f_i < f_{\alpha}, \end{cases} \quad (4)$$

где f_i - текущее значение частоты тактового генератора 16;
 f_{α} - частота импульсов тактового генератора 16, обеспечивающая преобразование входной аналоговой величины A_x в код с заданной погрешностью линейности.

Управление частотой тактового генератора 16 осуществляется в соответствии с условием (4) с помощью цифроанalogового преобразователя 15 и регистра 14 последовательного приближения.

В режиме самопроверки устройство работает следующим образом.

На первом такте по команде блока 18 управления в регистре 14 последовательного приближения устанавливается кодовая комбинация, в которой старший разряд является значащим. Полученный в регистре 14 последовательного приближения код пре-

образуется цифроанalogовым преобразователем 15 в аналоговый сигнал, управляющий частотой тактового генератора 16. В результате на выходе

- 5 тактового генератора 16 устанавливается частота f_1 следования импульсов. Затем конденсатором 8 и 10 заряжаются до напряжения U_{3L} от источника 6 опорного напряжения. На запоминающий конденсатор 3 через второй вход аналогового коммутатора 2 подается эталонный вспомогательный сигнал $A_{st}=0$. В результате конденсатор 3 заряжается до напряжения $U_1=0$. Затем блок 18 управления генерирует набор микрокоманд, обеспечивающий преобразование напряжения U_1 в код описанным способом. Блок 13 контроля анализирует каждые три разряда выходного кода, формирующегося в сдвиговом регистре 12. Причем, если погрешность линейности преобразователя не превышает заданной величины, т.е. частота тактового генератора 16 $f_i = f_{\alpha}$, то в выходном коде будут присутствовать только разрешенные кодовые комбинации вида 111 и 111. Если частота тактового генератора 16 $f_i \neq f_{\alpha}$, то в выходном коде появятся запрещенные кодовые комбинации, на что указает выходной сигнал блока 13 контроля. Если $f_i > f_{\alpha}$, то в запрещенной кодовой комбинации сформируется значение старшего разряда $y=1$. Если $f_i < f_{\alpha}$, то в запрещенной кодовой комбинации сформируется значение старшего разряда $y=0$, которое поступает на D-вход регистра 14 последовательного приближения.
- 40 Во втором такте самопроверки по сигналу блока 18 управления в регистре 14 последовательного приближения устанавливается в единичное состояние более младший разряд. При этом старший разряд остается в единичном состоянии, если $y=1$, и обнуляется, если $y=0$. Полученная кодовая комбинация преобразуется цифроанalogовым преобразователем 15 в аналоговый сигнал, управляющий частотой тактового генератора 16. На выходе такового генератора 16 устанавливается частота f_2 следования импульсов. Затем процесс кодирования эталонного вспомогательного сигнала A_{st} повторяется.
- 45 Процедура самопроверки заканчивается, когда частота тактового генератора 16 будет равна $f_i = f_{\alpha}$, т.е. в

выходном коде будут присутствовать только разрешенные кодовые комбинации вида III и III.

Алгоритм функционирования предлагаемого устройства в соответствии с приведенным описанием работы приведен на фиг. 3, где обозначено: вершины 1 - начальная установка РС 12 и РПР 14; вершины 2 и 3 - заряды запоминающих конденсаторов 8 и 10, от источника опорного напряжения (ИОН) 6; вершины 4-7 - кодирование входной измеряемой величины A_x или вспомогательного сигнала A_{ref} ; вершина 8 - переключение разряда в регистре 14 последовательного приближения и организации временной задержки t_c , необходимой для установления переходных процессов на выходе цифроаналогового преобразователя 15 и таймера 16;

Необходимые для управления функционированием аналого-цифрового преобразователя управляющие и условные сигналы приведены в таблице.

Ф о р м у л а и з о б р е т е н и я

1. Аналого-цифровой преобразователь, содержащий аналоговый коммутатор, первый информационный вход которого является входнойшиной, второй информационный вход подключен к общейшине, выход подключен к входу усилителя и через первый аналоговый запоминающий элемент к общейшине, первый и второй управляющие входы подключены к первому и второму выходам блока управления, первый вход которого является шиной "Режим работы", третий и четвертый выходы подключены к первому и второму управляющим входам первого блока ключевых элементов, пятый выход подключен к управляющему входу ключевого элемента, информационный вход которого подключен к первому выходу источника опорного напряжения, второй выход которого и выход ключевого элемента подключены соответствующим информационным входам второго блока ключевых элементов, между которыми включен второй аналоговый запоминающий элемент, управляющий вход второго блока ключевых элементов подключен к шестому выходу блока управления, первый и второй выходы подключены к соответствующим информационным входам первого блока ключевых элементов,

между которыми включен третий аналоговый запоминающий элемент, первый выход первого блока ключевых элементов подключен к входу усилителя, второй выход объединен с выходом усилителя и подключен к входу блока сравнения, выход которого подключен к второму входу блока управления и к информационному входу регистра сдвига, первый и второй управляющие входы которого подключены к седьмому и восьмому выходам блока управления, выходы являются выходнымишинами, выходы трех младших разрядов подключены к соответствующим входам блока контроля кодов, выход которого подключен к третьему входу блока управления, отличаясь тем, что, с целью повышения точности за счет улучшения линейности характеристики аналого-цифрового преобразования, введены тактовый генератор, цифроаналоговый преобразователь, регистр последовательного приближения, информационный вход которого подключен к третьему младшему разряду регистра сдвига, а первые выходы подключены к соответствующим входам цифроаналогового преобразователя, выход которого подключен к входу тактового генератора, выход которого подключен к четвертому входу блока управления, девятый и десятый выходы которого подключены к первому и второму управляющим выходам регистра последовательного приближения, второй выход которого подключен к пятому входу блока управления, шестой вход которого является шиной "Запуск".

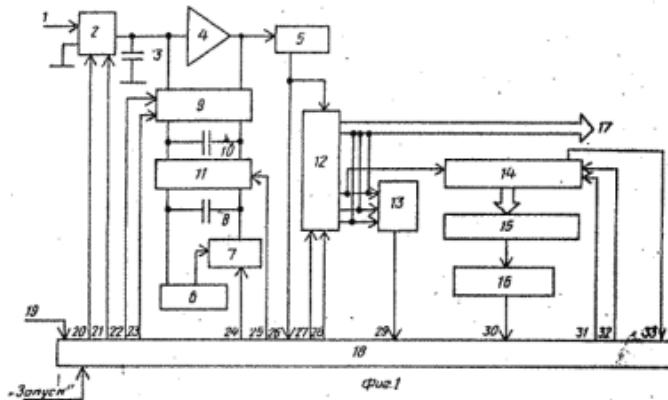
2. Преобразователь по п. 1, отличаясь тем, что, блок управления выполнен на первом и втором регистрах, триггере, формирующим импульса, счетчике пересчета на три и счетчике тактов, постоянном запоминающем устройстве, первый и второй адресные входы которого являются первым и вторым входами блока управления, третий адресный вход подключен к выходу переполнения счетчика пересчета на три, четвертый адресный вход является третьим входом блока управления, пятый адресный вход подключен к выходу переполнения счетчика тактов, шестой адресный вход является пятым входом блока управления, адресные входы седьмого по десятый подключены к соответствующим выходам второго регистра, выход-

ды с первого по четырнадцатый подключены к соответствующим информационным входам первого регистра, выходы с пятнадцатого по восемнадцатый подключены к соответствующим информационным входам второго регистра, первый управляющий вход которого является шестым входом блока управления, второй управляющий вход подключен к инверсному выходу триггера и к его информационному входу, первый управляющий вход которого является четвертым входом блока управления, второй управляющий вход подключен к выходу формирователя импульса, прямой

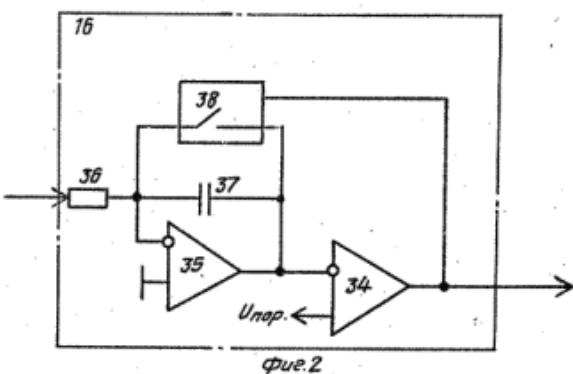
выход подключен к управляющему входу первого регистра, первый и второй выходы которого подключены соответственно к счетному и управляющему входам счетчика пересчета на три, третий и четвертый выходы подключены соответственно к счетному и управляющему входам счетчика тактов, выходы с пятого по четырнадцатый являются соответственно шестым, пятым, вторым, девятым, восьмым, первым, седьмым, третьим, четвертым и десятым выходами блока управления, при этом четырнадцатый выход первого регистра подключен к выходу формирователя импульса.

Номер п/п	Номер связи	Обозна- чение связи	Наименование сигналов	Примечание
1	2	3	4	5
1	19	X1	Режим	X1=1 - режим преобразования
2	26	X2	Сигнал ВС 5	X2=1 - U ₁ >0
3		X3	Сигнал переполнения СТ ₃ 42	X3=1 - анализ вых. сигнала ВК 13
4	29	X4	Сигнал ВК 13	X4=1 - расстройка преобразователя
5		X5	Переполнение СТ ₄ 43	X5=1 - конец кодирования
6	33	X6	Сигнал РИП 14	X6=1 - конец самоповерки
7	27	Y1	Нач. уст. РС 12	Y1=1 - RG:=0
8	31	Y2	Нач. уст. РИП 14	Y2=1 - РИП:=0
9	20	Y3	Коммутация АК 2	Y3=1 - коммутация A _x
10	24	Y4	Коммутация КЭ 7	Y4=1 - заряд С 8 от ИОН 6
11	25	Y5	Коммутация БКЭ 11	Y5=1 - перезаряд С 8 и С 10
12		Y6	Нач. уст. СТ ₄ 43	Y6=1 - СТ ₄ :=0
13	21	Y7	Коммутация АК 2	Y7=1 - коммутация A _y
14		Y8	Нач. уст. СТ ₃ 42	Y8=1 - СТ ₃ =0
15	28	Y9	Сдвиг в РС 12	Y9=1 - RG:=LIRG
16		Y10	Счет СТ ₄ 43	Y10=1 - СТ ₄ :=СТ ₄ +1

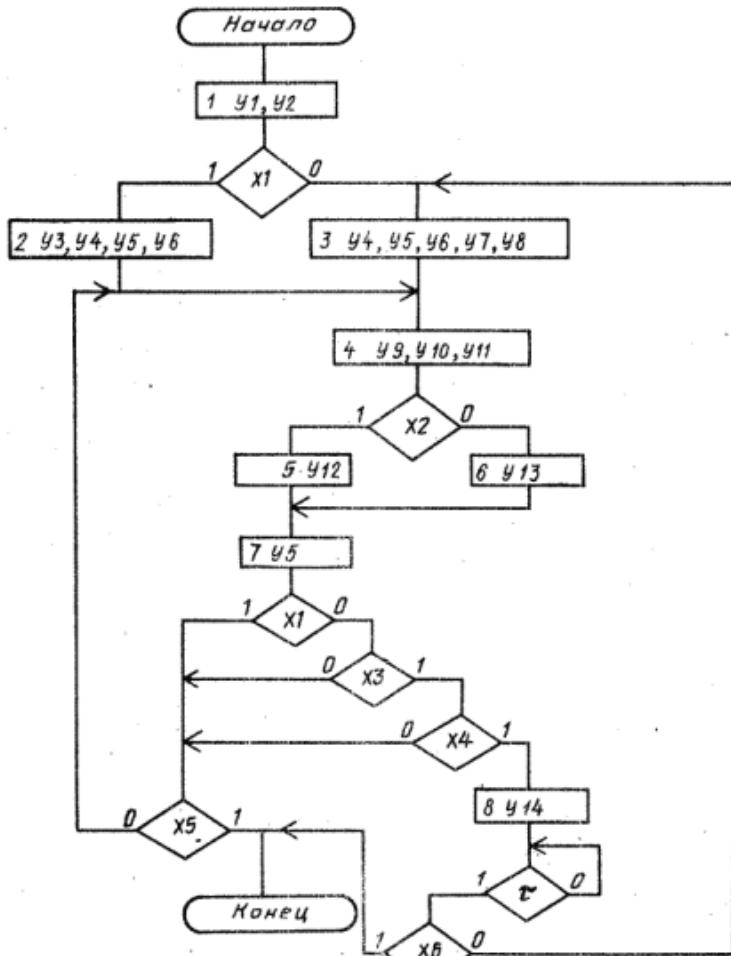
1	2	3	4	5
17		У11	Счет СТ ₃ 42	У11=1 - СТ ₃ :=СТ ₃ +1
18	22	У12	Разряд С 10 на С 3	У12=1 - U ₁ +U _{91,i}
19	23	У13	Разряд С 10 на С 3	У13=1 - U ₁ -U _{91,i}
20	32	У14	Сдвиг РПН 14	У14=1 - РПН:=Л1РПН



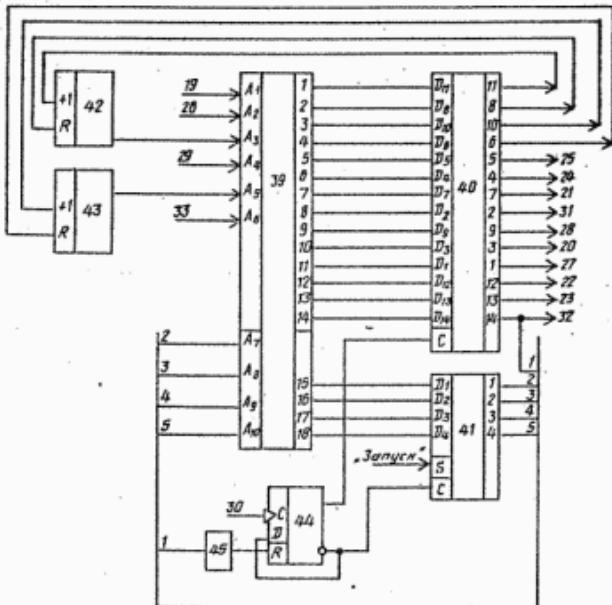
Фиг.1



Фиг.2



Фиг.3



Фиг.4

Составитель В.Першиков
 Редактор М.Петрова Техред Л.Олейник Корректор В.Бутяга

Заказ 6760/57 Тираж 816 Подписано
 ВИНИПИ Государственного комитета ССРП
 по делам изобретений и открытий
 113035, Москва, Щ-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4