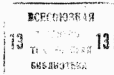




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

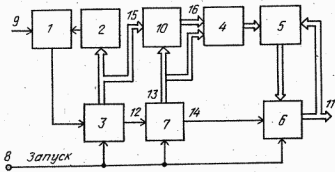


ОПИСАНИЕ ИЗОБРЕТЕНИЯ

Н АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3925661/24-24
- (22) 08.07.85
- (46) 07.02.87. Вул. № 5
- (72) А.П.Стахов, А.Д.Азаров,
В.П.Марценюк, В.Я.Стейскал
и В.Я.Майстришин
- (53) 681.325(088.8)
- (56) Авторское свидетельство СССР
№ 788372, кл. Н 03 М 1/26, 1978.
Авторское свидетельство СССР
№ 1221750, кл. Н 03 М 1/26, 1986.
- (54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВА-
ТЕЛЬ
- (57) Изобретение относится к обла-
сти измерительной и вычислительной
техники и может быть использовано
для преобразования аналоговых вели-

чин в цифровые. Аналого-цифровой преобразователь содержит блок 1 сравнения, цифроаналоговый преобразователь 2, блок 3 управления, блок 4 постоянной памяти, блок 5 суммирования, регистр 6, блок 7 счетчиков, шину 8 "запуск", входную шину 9, блок 10 мультиплексоров, выходные шины 11. Введенный блок 10 мультиплексоров обеспечивает последовательно-параллельное преобразование избыточного измерительного кода, получаемого на информационных выходах блока управления, в выходной двоичный код, что обеспечивает повышение быстродействия аналого-цифрового преобразователя. 2 з.п. ф-лы, 3 ил.



фиг. 1

(SU) 1288913 A1

Изобретение относится к области вычислительной и цифровой измерительной техники и может быть использовано для преобразования аналоговых величин в цифровые.

Цель изобретения - повышение быстродействия аналого-цифрового преобразователя.

На фиг. 1 приведена функциональная схема аналого-цифрового преобразователя; на фиг. 2 - функциональная схема блока счетчиков; на фиг. 3 - функциональная схема блока мультиплексоров.

Аналого-цифровой преобразователь (фиг. 1) содержит блок 1 сравнения, цифроаналоговый преобразователь 2 (ЦАП), блок 3 управления, блок 4 постоянной памяти, блок 5 суммирования, регистр 6, блок 7 счетчиков, шину 8 "Запуск", входную шину 9, блок 10 мультиплексоров, выходные шины 11.

Блок 7 счетчиков содержит счетный вход 12, группу выходов 13 и выход 14. Блок 10 мультиплексоров содержит информационные входы 15 и выходы 16. Блок 7 счетчиков (фиг. 2) выполнен на первом счетчике 17 и втором счетчике 18. Блок 10 мультиплексоров (фиг. 3) выполнен на n мультиплексорах $19_1 - 19_n$. ЦАП 2 должен быть выполнен на основе избыточного измерительного кода (НИК).

Любое действительное число в НИК можно представить в виде

$$N = \sum_{i=1}^n a_i \cdot \alpha^i,$$

где $a_i \in \{0, 1\}$ - двоичная цифра в i -м разряде кода; α^i - вес i -го разряда кода, причем $1 \leq i < 2$,

$$\alpha^i = \alpha^{i-1} \cdot \alpha.$$

Одним из избыточных измерительных кодов является код Фибоначчи.

Предлагаемое устройство функционирует в режиме аналого-цифрового преобразователя по методу поразрядного кодирования и осуществляет два преобразования: аналог - рабочий код ($K_{\text{раб}}$) и рабочий код ($K_{\text{раб}}$) - двоичный код (K_2).

В результате первого преобразования происходит компенсация входного аналогового сигнала A_x компенсирующим сигналом A_k ЦАП 2 и формирование кода $K_{\text{раб}}$. В результате второго преобразования для получения требуемой

точности происходит коррекция кода $K_{\text{раб}}$ путем его преобразования в двоичный код K_2 .

Осуществляют групповую обработку разрядов при коррекции кода $K_{\text{раб}}$. Для этого при изготовлении устройства определяются коды реальных значений весов разрядов ЦАП 2, ток и коды, соответствующие некоторым суммам кодов реальных значений весов разрядов. Причем разряды ЦАП 2 разбиваются на m группы по n разрядов таким образом, чтобы

$$m = \frac{K}{n},$$

где K - количество разрядов ЦАП 2.

При этом анализируется 2^n возможных комбинаций для каждой группы разрядов. Данные комбинации определяются как суммы кодов реальных весов единичных разрядов каждой группы и записываются в БПМ4.

Устройство работает следующим образом.

По шине 8 "Запуск" поступает импульс запуска, устанавливающий блок 3 управления в исходное состояние, обнуляющий регистр 6, второй счетчик 18 в блоке 7 и устанавливающий первый счетчик 17 в блоке 7 в состоянии n .

В процессе преобразования входного аналогового сигнала A_x в выходной код K_x производится уравнивание A_x выходным компенсирующим сигналом ЦАП 2 A_k . Процесс уравнивания производится блоком 3 управления последовательно от старших разрядов к младшим по методу поразрядного кодирования. При этом на каждом i -м такте на выходе ЦАП 2 формируется аналоговый сигнал A_{k_i} .

С помощью блока 1 сравнения производится сравнение A_x с A_{k_i} . Выходной сигнал Y блока 1 сравнения удовлетворяет следующему условию:

$$Y_i = \begin{cases} 1, & \text{если } A_x < A_{k_i}; \\ 0, & \text{если } A_x \geq A_{k_i}. \end{cases}$$

С помощью блока 1, ЦАП 2 и блока 3 на информационных выходах последнего формируются разряды кода $K_{\text{раб}}$. Причем, на $(n+1)$ -м такте аналого-цифрового преобразователя после того, как на выходе блока 3 сформируется n разрядов кода $K_{\text{раб}}$, происходит ком-

мутация последних на вторую адресную шину блока 4. На первую адресную шину блока 4 при этом поступает код с первых выходов блока 7. На выходах блока 4 появляется кодовая комбинация, соответствующая сумме кодов реальных весов единичных разрядов выделенной группы кода $K_{\text{раз}}$.

Полученная кодовая комбинация подается на накапливающий сумматор, выполненный на базе блока 5 и регистра 6, и суммируется с его содержимым (нулевым). На последующих тактах преобразование происходит аналогично. В результате на выходной шине 11 устройства формируется код K_x , соответствующий входной величине A_x , с точностью до младшего кванта.

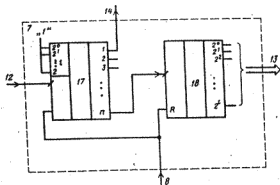
Ф о р м у л а и з о б р е т е н и я

1. Аналого-цифровой преобразователь, содержащий блок сравнения, первый вход которого является входной шиной устройства, второй вход подключен к выходу цифроаналогового преобразователя, а выход подключен к информационному входу блока управления, установочный вход которого объединен с установочными входами блока счетчиков и регистра и является шиной "Запуск", информационные выходы блока управления подключены к соответствующим входам цифроаналогового преобразователя, выход тактовых импульсов подключен к счетному входу блока счетчиков, группа выходов которого подключена к соответствующим первым адресным входам блока постоянной памяти, выходы которого подключены к соответствующим первым входам блока суммирования, выходы которого подключены к соответствующим информационным входам регистра, выходы которого подключены

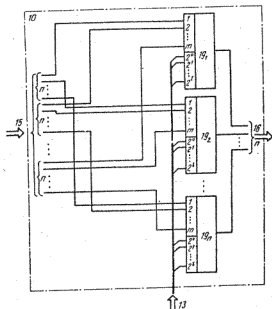
к соответствующим вторым входам блока суммирования и являются выходными шинами устройства, о т л и ч а ю щ и с я тем, что, с целью повышения быстродействия, введен блок мультиплексоров, информационные входы которого подключены к соответствующим информационным выходам блока управления, выходы подключены к соответствующим вторым адресным входам блока постоянной памяти, адресные входы подключены к соответствующим выходам группы блока счетчиков, выход которого подключен к тактовому входу регистра.

2. Преобразователь по п.1, о т л и ч а ю щ и с я тем, что блок счетчиков выполнен на первом счетчике и на втором счетчике, выходы которого являются группой выходов блока счетчиков, счетный вход подключен к выходу старшего разряда первого счетчика, вход установки в нулевое состояние объединен с входом предварительной установки первого счетчика и является установочным входом блока счетчиков, информационные входы первого счетчика объединены и подключены к шине логической единицы, счетный вход первого счетчика является счетным входом блока счетчиков, а выход младшего разряда является выходом блока счетчиков.

3. Преобразователь по п.1, о т л и ч а ю щ и с я тем, что блок мультиплексоров содержит n мультиплексоров с m информационными входами каждый, где $m \cdot n = K$ - число разрядов цифроаналогового преобразователя, одноименные информационные входы n мультиплексоров объединены в соответствующие m групп входов, которые являются соответствующими информационными входами блока мультиплексоров, выходы мультиплексоров являются выходами блока мультиплексоров.



Фиг. 2



Фиг. 3

Редактор А.Петров
 Составитель В.Першков
 Техред Л.Сердюкова
 Корректор Н.Король

Заказ 7823/58

Тираж 922

Подписное

ВНИИИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4