



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

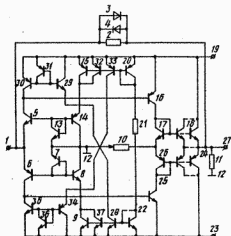
ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- 1
- (21) 4402589/24-21
(22) 01.04.88
(46) 15.12.89. Бюл. № 46
(71) Специальное конструкторское
технологическое бюро "Модуль" Вин-
ницкого политехнического института
и Винницкий политехнический институт
(72) А.Д. Азаров, В.Я. Стрейскал,
Ю.М. Степайко и Л.В. Крупельнический
(53) 621.318(088.8)
(56) Авторское свидетельство СССР
№ 1450098, кл. Н 03 К 5/24, 1987.
(54) ВХОДНОЕ УСТРОЙСТВО СХЕМЫ СРАВ-
НЕНИЯ ТОКОВ
(57) Изобретение относится к импульс-
ной технике и может быть использова-
но в аналого-цифровых преобразователях

2

и в цифровых измерительных приборах.
Целью изобретения является повыше-
ние точности сравнения токов. Вход-
ное устройство схемы сравнения то-
ков, содержащее четыре резистора
2, 10, 21, 11, два входных транзис-
тора 5, 6, двадцать два транзистора
7, 8, 9, 13, 14, 15, 16, 17, 20, 22,
25, 26, 29-37, два выходных транзис-
тора 18, 24, позволяет обеспечить
повышение точности в результате
уменьшения влияния большого входного
тока, вызванного разбросом коэффи-
циентов усиления по току транзис-
торов различной проводимостью, путем
перераспределения токов транзис-
торов. 1 ил.



Изобретение относится к импульсной технике и может быть использовано в аналого-цифровых преобразователях и в цифровых измерительных приборах.

Цель изобретения - повышение точности за счет уменьшения влияния большого тока на входе устройства.

На чертеже представлена принципиальная схема входного устройства схемы сравнения токов.

Устройство содержит входную шину 1, к которой подключены первые выводы первого резистора 2 и двух встречно включенных диодов 3 и 4, а также эмиттер первого входного транзистора 5, эмиттер второго входного транзистора 6, база которого соединена с базой и коллектором первого транзистора 7 и с базой второго транзистора 8, эмиттер которого соединен с коллектором третьего транзистора 9, а коллектор - с первыми выводами второго 10 и третьего 11 резисторов, шиной нулевого потенциала 12, эмиттерами первого 7 и четвертого 13 транзисторов и с коллектором пятого транзистора 14, эмиттер которого соединен с коллектором шестого транзистора 15, а база - с коллектором и базой четвертого транзистора 13 и базой первого входного транзистора 5, коллектор которого соединен с базой двенадцатого транзистора 16, коллектор которого соединен с коллектором и базой восьмого транзистора 17 и базами п первых выходных транзисторов 18, коллекторы которых соединены с шиной 19 положительного питания, эмиттерами седьмого 16 и шестого 15 транзисторов, эмиттером девятого транзистора 20, коллектор и база которого соединены между собой, базой шестого транзистора 15 и первым выводом четвертого резистора 21, второй вывод которого соединен с коллектором и базой десятого транзистора 22 и базой третьего транзистора 9, эмиттер которого соединен с шиной 23 отрицательного питания, эмиттером десятого транзистора 22, коллекторами п вторых выходных транзисторов 24 и эмиттером одиннадцатого транзистора 25, база которого соединена с коллектором второго входного транзистора 6, а коллектор - с коллектором и базой двенадцатого транзистора 26 и базами п вторых выходных транзисторов 24,

эмиттеры которых соединены с вторым выводом третьего резистора 11, выходящей шиной 27, эмиттерами п первых выходных транзисторов 18 и вторыми выводами первого резистора 2 и двух встречно включенных диодов 3 и 4, эмиттеры восьмого 17 и двенадцатого 26 транзисторов соединены между собой и с вторым выводом второго резистора 10, а база третьего транзистора 9 - с базой тринадцатого транзистора 28, коллектор которого соединен с эмиттером четырнадцатого транзистора 29, база которого соединена с базой пятнадцатого транзистора 30, с коллектором и базой шестнадцатого транзистора 31, эмиттер которого соединен с шиной 19 положительного питания, эмиттерами семнадцатого 32 и восемнадцатого 33, коллектором четырнадцатого 29 и эмиттером пятнадцатого 30 транзисторов, коллектор транзистора 30 соединен с коллектором первого входного транзистора 5, коллектор семнадцатого транзистора 32 соединен с коллектором шестого транзистора 15, а база - с базой шестого 15 и восемнадцатого 33 транзисторов; коллектор транзистора 33 соединен с эмиттером девятнадцатого транзистора 34, база которого соединена с базой двадцатого транзистора 35, коллектором и базой двадцать первого транзистора 36, эмиттер которого соединен с шиной 23 отрицательного питания, эмиттерами тринадцатого 28 и двадцать второго 37 транзисторов, с коллектором девятнадцатого транзистора 34 и с эмиттером двадцатого транзистора 35, коллектор которого соединен с коллектором второго входного транзистора 6. Коллектор транзистора 37 соединен с коллектором транзистора 9, база транзистора 37 - с базой транзистора 9.

Устройство работает следующим образом.

При подаче питания через резистор 21 смещения и транзисторы 20 и 22 в диодном включении протекает ток смещения ($I_{см}$), определяемый выражением:

$$I_{см} = \frac{U_{пит}^+ + U_{пит}^- - U_{д2}^{i0} - U_{д4}^{i0}}{R_{д1}}$$

где $U_{пит}^+$ - напряжения питания положительного и отрицательного источников питания,

$U_{c_9}^{30}, U_{c_9}^{12}$ - напряжение база - эмиттер транзисторов 20 и 22;
 R_{21} - сопротивление резистора 21.

Такой же ток протекает через транзисторы 15, 32, 33, 9, 37 и 28. Через транзисторы 8 и 14 протекает ток транзисторов 15, 32, 9 и 37, т.е. $2 \cdot (I_{cM})$. Через датчик тока первого входного транзистора 5 на транзисторе 13 протекает базовый ток транзистора 14

$$I_{13} = \frac{2 \cdot (I_{cM})}{\beta_{p-n-p}},$$

где I_{13} - ток через транзистор 13;
 β_{p-n-p} - коэффициент $p-n-p$ транзистора.

Аналогично, через транзистор 7, протекает ток I_7

$$I_7 = \frac{2 \cdot (I_{cM})}{\beta_{p-n-p}}.$$

Через транзисторы 5 и 6 течет усредненный ток транзисторов 13 и 7, т.е.

$$I_{c_{5,6}} = \frac{2 \cdot (I_{cM})}{\beta_{p-n-p}} + \frac{2 \cdot (I_{cM})}{\beta_{p-n-p}} =$$

$$= I_{cM} \left(\frac{1}{\beta_{p-n-p}} + \frac{1}{\beta_{p-n-p}} \right).$$

Через транзистор 30 протекает ток, практически равный току транзистора 21, который, в свою очередь, равен базовому току транзистора 29, т.е.

$$I_{30} = \frac{I_{cM}}{\beta_{p-n-p}}.$$

Аналогично

$$I_{35} = \frac{I_{cM}}{\beta_{p-n-p}}.$$

Базовый ток усилительного каскада на транзисторе 16 равен алгебраической сумме токов 30 транзистора и транзистора 5, т.е.

$$I_{c_{16}} = I_{30} - I_{5,6} = \frac{I_{cM}}{\beta_{p-n-p}} -$$

$$- I_{cM} \left(\frac{1}{\beta_{p-n-p}} + \frac{1}{\beta_{p-n-p}} \right) = - \frac{I_{cM}}{\beta_{p-n-p}},$$

где знак минус указывает, что ток вытекает из базы транзистора.

Аналогично, базовый ток транзистора 25 равен алгебраической сумме токов транзисторов 6 и 36, т.е.

$$I_{c_{25}} = I_{5,6} - I_{35} =$$

$$= I_{cM} \left(\frac{1}{\beta_{p-n-p}} + \frac{1}{\beta_{p-n-p}} \right) - \frac{I_{cM}}{\beta_{p-n-p}} = \frac{I_{cM}}{\beta_{p-n-p}}.$$

Определим токи покоя через транзисторы 16 и 25, равные произведению базовых токов этих транзисторов на их коэффициент β , т.е.

$$I_{16} = I_{c_{16}} \cdot \beta_{p-n-p} = \frac{I_{cM}}{\beta_{p-n-p}} \cdot \beta_{p-n-p} = I_{cM};$$

$$I_{25} = I_{c_{25}} \cdot \beta_{p-n-p} = \frac{I_{cM}}{\beta_{p-n-p}} \cdot \beta_{p-n-p} = I_{cM}.$$

Несмотря на разные значения коэффициентов транзисторов прямой и обратной проводимости ток через транзисторы 16 и 25 равен I_{cM} . Таким образом, в предлагаемом устройстве ток сдвига не зависит от коэффициентов β транзисторов различной проводимости. Данный ток, протекая через датчики выходного каскада на транзисторах 17 и 26, задает через n транзисторов 18 и 24 ток, равный $n \cdot I_{cM}$. Следовательно, при входном токе $\Delta I_{вх}$ равном нулю, на выходе устройства течет ток, практически равный нулю.

Учитывая, что для типичной интегральной пары транзисторов геометрия площадей эмиттеров может не совпадать до 5%, на выходе устройства присутствует ток разбаланса, обусловленный неидеальностью токовых зеркал.

Работа предлагаемого устройства при воздействии входного сигнала ($\Delta I_{вх} \neq 0$) полностью аналогична описанной в прототипе. Коэффициент усиления по току с разомкнутой петлей обратной связи предлагаемого устройства как и в прототипе

$$K_{3y} = \frac{R_{11}}{R_{11}} \cdot \frac{\Delta I_5 \cdot \beta_{16} + \Delta I_6 \cdot \beta_{25}}{2},$$

где $\Delta I_5, \Delta I_6$ - коэффициент усиления по току транзисторов 5 и 6 соответственно;

β_{16}, β_{25} - коэффициент усиления по току транзисторов 16 и 25 соответственно;

R_{10}, R_{11} - сопротивления резисторов 10 и 11 соответственно.

Сравним токи сдвига ($I_{сдв}$) прототипа и заявляемого устройства. В общем случае ток сдвига равен сумме

двух составляющих, обусловленных неравенством коэффициентов β транзисторов различной проводимости усиленного каскада ($I_{САВ}$) и погрешностью отражения токовых зеркал каскада смещения на транзисторах 15, 33, 32, 20 и 9, 28, 37, 22, выходного каскада на транзисторах 17, 18 и 26, 24, приведенной к выходу схемы ($I_{САВ}''$), т.е.

$$I_{САВ} = I_{САВ}' + I_{САВ}''$$

$$I_{САВ}'' = \frac{\Delta I_{9,28,37,22} + \Delta I_{15,33,32,20} + \Delta I_{17,18} + \Delta I_{26,24}}{K_1} =$$

$$= \frac{I_{СМ}(0,05 + 0,05 + 0,05 + 0,05)}{K_1} = \frac{I_{СМ} \cdot 0,2}{K_1}$$

Вычислим численные значения тока сдвига прототипа ($I_{САВ,пр}$) при следующих численных значениях параметров:

$$I_{СМ} = 1 \text{ мА}; \beta_{p-n-p} = 50; \beta_{n-p-n} = 100; K_{вк} = 3.$$

$$I_{САВ,пр}' = \frac{1 \text{ мА}}{3 \cdot 50} \cdot \frac{1}{1+1/1} = 0,003 \text{ мА};$$

$$I_{САВ,пр}'' = \frac{0,2 \cdot 1 \text{ мА}}{3 \cdot 50} = 0,0013 \text{ мА};$$

$$I_{САВ,пр} = 0,003 \text{ мА} + 0,0013 \text{ мА} = 0,0043 \text{ мА}.$$

В предлагаемом устройстве ток сдвига ($I_{САВ,зв}$) от разброса коэффициентов β транзисторов различной проводимости не зависит, т.е. $I_{САВ,зв} = 0$, погрешность отражения токовых зеркал такая же, как и в прототипе. Тогда получим:

$$I_{САВ,зв} = I_{САВ,зв}'' = I_{САВ,пр}'' = 0,0013 \text{ мА}.$$

Определим коэффициент улучшения точности (β) предлагаемого устройства по отношению к прототипу:

$$\beta = \frac{I_{САВ,пр}''}{I_{САВ,зв}} = \frac{0,0043 \text{ мА}}{0,0013 \text{ мА}} = 3,3 \text{ раза}.$$

Формула изобретения

Входное устройство схемы сравнения токов, содержащее два встречно включенных диода, четыре резистора, шестнадцать транзисторов, шину нулевого потенциала, шину положительного питания, шину отрицательного пита-

Примечательно погрешностью отражения токовых зеркал на транзисторах 5, 13; 6,7; 30,31; 36,35 можно пренебречь из-за ее как минимум в десять раз меньшей по сравнению с другими составляющими величинами:

$$I_{САВ}' = \frac{I_{СМ}}{K_{вк} \cdot \beta_{мин}} \cdot \frac{1}{1 + 1/\beta_p}$$

где $K_{вк}$ - коэффициент усиления выходного каскада

ния, выходную шину, входную шину, к которой подключены первые выводы первого резистора и двух встречно включенных диодов, а также эмиттер первого входного транзистора и эмиттер второго входного транзистора, база которого соединена с базой и коллектором первого транзистора и с базой второго транзистора, эмиттер которого соединен с коллектором третьего транзистора, а коллектор - с первыми выводами второго и третьего резисторов, с шиной нулевого потенциала, с эмиттерами первого и четвертого транзисторов и с коллектором пятого транзистора, эмиттер которого соединен с коллектором шестого транзистора, а база - с коллектором и базой четвертого транзистора и базой первого входного транзистора, коллектор которого соединен с базой седьмого транзистора, коллектор которого соединен с коллектором и базой восьмого транзистора и с базами п первых выходных транзисторов, коллекторы которых соединены с шиной положительного питания, с эмиттерами седьмого и шестого транзисторов, с эмиттером девятого транзистора, коллектор и база которого соединены между собой, с базой шестого транзистора и первым выводом четвертого резистора, второй вывод которого соединен с коллектором и базой десятого транзистора и с базой третьего транзистора, эмиттер которого соединен с шиной отрицательного питания, эмиттером десятого

транзистора, коллекторами п вторых выходных транзисторов и эмиттером одиннадцатого транзистора, база которого соединена с коллектором второго входного транзистора, а коллектор - с коллектором и базой двенадцатого транзистора и базами п вторых выходных транзисторов, эмиттеры которых соединены с вторым выводом третьего резистора, с выходной шиной, с эмиттерами п первых выходных транзисторов и вторыми выводами первого резистора и двух встречно включенных диодов, эмиттеры восьмого и двенадцатого транзисторов соединены между собой и со вторым выводом второго резистора, о т л и ч а ю щ е е с я тем, что, с целью повышения точности сравнения, токов, в него введены тринадцатый - двадцать второй транзисторы, коллектор последнего соединен с коллектором третьего транзистора, а база - с базой третьего транзистора и базой тринадцатого транзистора, коллектор которого соединен с эмиттером четырнадцатого транзистора, база которого со-

единена с базой пятнадцатого транзистора, с коллектором и базой шестнадцатого транзистора, эмиттер которого соединен с шиной положительного питания, эмиттерами семнадцатого и восемнадцатого транзисторов, коллектором четырнадцатого транзистора и эмиттером пятнадцатого транзистора, коллектор которого соединен с коллектором первого входного транзистора, коллектор семнадцатого транзистора соединен с коллектором шестого транзистора, а база - с базой шестого транзистора и восемнадцатого транзистора, коллектор которого соединен с эмиттером девятнадцатого транзистора, база которого соединена с базой двадцатого транзистора, с коллектором и базой двадцать первого транзистора, эмиттер которого соединен с шиной отрицательного питания, с эмиттерами тринадцатого и двадцать второго транзисторов, с коллектором девятнадцатого транзистора и эмиттером двадцатого транзистора, коллектор которого соединен с коллектором второго входного транзистора.

Составитель Н. Маркин

Редактор Л. Пчолинская

Техред Л. Сердюкова

Корректор О. Кравцова

Заказ 7759/55

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101