

ТЕОРЕТИЧНІ ЗАСАДИ ФУНКЦІОНУВАННЯ АРИФМЕТИКО-ЛОГІЧНОГО ПРИСТРОЮ

Вінницький національний технічний університет

Анотація

У цій роботі проведено аналітичний огляд теоретичних засад функціонування арифметико-логічного пристрою, наведено математичну модель роботи цього пристрою, уніфіковано існуючі класифікації його реалізацій, показано способи реалізації однобітних додавального та віднімального арифметико-логічного пристрою.

Ключові слова: арифметико-логічний пристрій, операція, операнд, операційний автомат, цифрова логіка.

Abstract

Analytical review of the theoretical foundations of functioning of the arithmetic-logic unit is carried out in this work alongside with providing a mathematical model of this device operating, a unified classification of its realizations, one-bit adding and subtracting arithmetic-logic unit models.

Keywords: arithmetic logic unit, operation, operand, operating automaton, digital logic.

Вступ

Арифметико-логічний пристрій (АЛП) – пристрій, який виконує арифметичні та логічні операції за проміжок часу від наносекунд до десятків наносекунд.

Ідею такого пристрою, як АЛП, вперше запропонував Джон фон Нейманн у праці «Перший проєкт звіту про EDVAC» у 1945 р., у ході активної розробки першої електронно-обчислювальної машини (ЕОМ) у США [4, с. 97].

Результатом вкладу фон Нейманна у процес розробки першої ЕОМ ЕНІАК, зокрема, стало формування обчислювальної архітектури фон Нейманна, однією з ключових складових якої був саме АЛП. Ця архітектура слугувала основою для розробки ЕОМ у 1940-х – 1950-х рр. та зазнала модифікацій з ускладненням структури й функціоналу ЕОМ.

На сьогодні АЛП є поширеною мікросхемою у складі мікропроцесорів комп'ютерів та інших цифрових машин: на нього покладено процеси додавання, віднімання, множення та ділення чисел, а також логічні операції.

Метою роботи є аналіз принципів функціонування АЛП, зокрема, огляд математичної моделі його роботи та закономірностей реалізації цим пристроєм цифрової логіки на прикладах однобітних додавального та віднімального АЛП, а також формування уніфікованої класифікації його типових реалізацій.

Результати дослідження

Вхідними даними (операндом) для АЛП може бути цифровий код, алфавітно-цифровий код, адреса, команда [3].

Види операндів АЛП:

- двійкова арифметика для чисел із фіксованою чи рухомою комою;
- десяткова арифметика;
- шістнадцяткова арифметика для чисел із плаваючою комою;
- спеціальна арифметика;
- індексна арифметика (змінна адрес команд);
- логічні команди (логічні операції);
- алфавітно-цифрові поля.

АЛП реалізує наступні елементарні операції:

- зсув (зміщення збережених у регістрі кодів вліво або вправо на визначене число розрядів);
- рахунок (додавання до слова 1 або -1);

- шифрування (перетворення однорядного коду на двійковий);
- дешифрування (перетворення слів на сигнал у вигляді однорядного коду);
- порівняння (співставлення двох слів зі встановленням старшинства або їхньої рівності);
- порозрядне логічне множення та додавання двох слів;
- порозрядне доповнення (формування оберненого коду);
- сумування двох слів.

Визначені сукупності елементарних операцій, які реалізує АЛП, дозволяє на цій основі виокремити складні операції, здійснювані цим пристроєм:

- логічні та арифметичні операції над двійковими числами;
- операції відношення (більше, менше, більше-рівне, менше-рівне);
- операції обчислення елементарних функцій $\exp x$, $\ln x$, $\sin x$, $\cos x$, $\tan x$;
- обробка символів та рядків символів.

Широка низка реалізацій АЛП обумовлює складну класифікацію цього пристрою. Далі представлено уніфіковану класифікацію АЛП [1, с. 9-10], [2]:

- за способом обробки даних (паралельні, послідовні, паралельно-послідовні);
- за системою числення (двійкові, вісімкові, десяткові, спеціальні);
- за формою подання чисел (цілі десяткові числа, числа з плаваючою або фіксованою комою);
- за часом виконання операцій (синхронні, асинхронні);
- за способом виконання мікрооперацій (зі закріпленими або спільними мікроопераціями);
- за типом керуючого автомата (зі схемною або програмованою логікою);
- за методом побудови (одноблокові, багатоблокові).

АЛП за часом виконання операцій має наступні особливості: час виконання операції в асинхронних АЛП залежить від її типу, у синхронних АЛП на виконання усіх операцій відведено однаковий інтервал часу.

Кожен регістр АЛП зі закріпленими мікроопераціями виконує власні мікрооперації. В АЛП зі спільними мікроопераціями існує два основних блоки – запам'ятовуючий (де виконуються подібні мікрооперації) та комбінаційний (де зосереджено усі схеми виконання мікрооперацій), які взаємодіють за допомогою мультиплексорів та демультиплексорів.

За методом побудови, одноблокові АЛП як єдине ціле реалізують увесь запрограмований список операцій за допомогою комутації та налаштування вузлів, а багатоблокові АЛП складаються з окремих блоків, запрограмованих на виконання різнотипових операцій.

АЛП функціонує на основі мікропрограмного управління [1, с. 8]. За значущістю, структура мікропрограмного управління має наступний вигляд:

- 1) Операція;
- 2) Такт;
- 3) Мікрокоманда;
- 4) Мікрооперація.

Операція – сума дій з обробки вхідних даних із певною заданою метою (збір, сортування, передача, редагування, перетворення, захист даних тощо).

Кожна операція у цифрових пристроях реалізується за допомогою мікропрограми – мікроалгоритму, закодованого за допомогою термінів операції та логічних умов (тобто, мікропрограма складається з вибірки мікрооперацій, які реалізуються примусово, та їхніх адрес).

Такт – складова операції, певна елементарна дія з даними (передача чисел та літер, вибраних зі загальної сукупності тощо).

Мікрокоманда – складова такту, сукупність усіх мікрооперацій в одному такті. Кількість мікрооперацій у мікрокоманді може дорівнювати як 0, так і певному числу.

Мікрооперація – складова такту, елементарний функціональний обрахунок. Кожну мікрооперацію ініціює відповідний керуючий сигнал. Порядок реалізації мікрооперацій визначається за допомогою аналізу логічних умов. Ці умови, залежно від значень вхідних даних та результатів їхніх обрахунків, можуть набувати значення 1 (так) або 0 (ні).

Функціонально АЛП складається з двох пристроїв: операційного та керувального. Перший забезпечує виконання арифметико-логічних операцій, інший – контроль над їхнім виконанням шляхом генерації послідовних керуючих сигналів, характер яких залежить від мікропрограми.

У типових математичних моделях АЛП операційний пристрій розглядається як операційний автомат (ОА), а керувальний – як керуючий автомат (КА).

Автомат (операційний) – пристрій цифрової ЕОМ, який забезпечує перетворення закодованих слів або чисел [1, с. 8]. Він складається з набору регістрів, які мають комбінаційну логіку у входах власних запам'ятовуючих елементів.

Особливості роботи автомата:

- Вхідні сигнали ОА прирівняно до вихідних сигналів КА;
- Вихідні сигнали ОА – рядки значень логічних умов, які описують стани його регістрів;
- Вихідні сигнали КА (сигнали мікрооперацій) реалізують перетворення множини станів ОА.

Послідовність дій у типовій математичній моделі АЛП (рис. 1):

Для операційного автомата (ОА)

- 1) ОА одержує на вхід А певний операнд;
- 2) ОА одержує на вхід Y керуючий сигнал $\{Y_i\}$;
- 3) ОА виконує операцію над вхідними даними;
- 4) ОА передає результати операції на вихід Z;
- 5) ОА формує множину значень логічних умов $\{X_i\}$.

Для керуючого автомата (КА)

- 1) КА одержує на вхід X логічні умови $\{X_i\}$;
- 2) КА, залежно від значень логічних умов $\{X_i\}$ та коду операції, формує послідовність керуючих сигналів $\{Y_i\}$ на вході F.

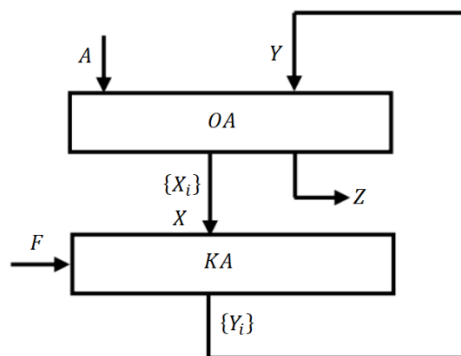


Рис. 1 – Типова математична модель АЛП [1]

Типовий ОА АЛП містить у собі операнди, код операції, вихідний регістр та блок логічних елементів. КА, зазвичай, реалізують на основі дворозрядного двійкового лічильника імпульсів та дешифратора [3].

Ю. Лю, Ч. Жань та Х. Жань у своїй праці «Механізм АЛП» наводять чотири основних арифметичних операції, які виконує АЛП у цифровій техніці: додавання, віднімання, множення та ділення [4, с. 98].

Однобітний напісуматор як приклад додавального АЛП зображено на рис. 2 [4, с. 98-99]. З огляду на таблицю істинності (табл. 1), було встановлено, що для реалізації поставленої задачі досліджувана схема має складатися з логічних елементів AND та XOR. Особливістю роботи синтезованого пристрою є те, що перенесення біту з попереднього розряду не враховується у процесі лічби.

Табл. 1 – Таблиця істинності однобітного додавального АЛП.

A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$C = A \wedge B$$

$$S = A \oplus B$$

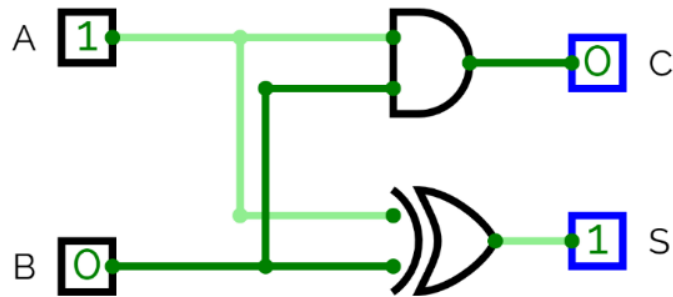


Рис. 2 – Однобітний додавальний АЛП [4]

Однобітний віднімальний АЛП, виконаний на основі логічних елементів XOR, NOT та AND, зображено на рис. 3 [4, с. 100]. Таблицю істинності цього пристрою наведено нижче (табл. 2).

Табл. 2 – Таблица істинності однобітного віднімального АЛП.

A	B	D	B _{out}
0	0	0	0
0	1	1	1
1	1	0	0
1	0	0	1

$$D = \bar{A} \wedge B$$

$$B_{out} = A \oplus B$$

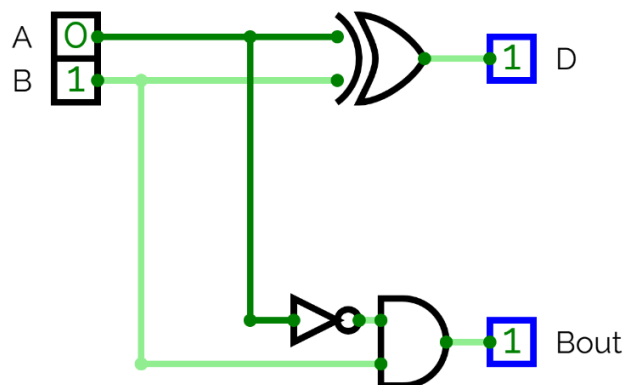


Рис. 3 – Однобітний віднімальний АЛП [4]

Синтезовані однобітні додавальний та віднімальний АЛП можуть бути використані, наприклад, для виконання багатобітних арифметичних операцій у цифрових схемах. Оскільки однобітний АЛП відповідає за обробку одного розряду числа, поєднання декількох таких АЛП дозволяє реалізовувати операції складання та віднімання багатобітних чисел у процесорах та інших мікроелектронних пристроях. Це забезпечує високі швидкодію та ефективність під час реалізації арифметичних операцій у режимі реального часу.

Висновок

Отже, у цій роботі проведено аналіз теоретичних засад функціонування АЛП: описано види операндів АЛП, наведено види виконуваних АЛП пристроєм елементарних та складних операцій, уніфіковано класифікацію цього пристрою, досліджено структуру мікропрограмного управління АЛП, розглянуто типову математичну модель функціонування АЛП, досліджено особливості реалізації цим пристроєм цифрової логіки на прикладі одnobітних додавального та віднімального АЛП.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Білинський Й. Й., Книш Б. П.. Цифрова схемотехніка. Електронно-обчислювальні пристрої : навчальний посібник. Вінниця : Вінницький національний технічний університет, 2021. 65 с.
2. Вовк П. Б. Електронний навчально-методичний посібник «Архітектура комп'ютерів». Розділ 20: «Операційні пристрої процесора». URL: <https://sites.google.com/view/vovkpetro/розділ-3-архітектура-типового-процесора/20-операційні-пристрої-процесора#h.u2ymeby90lt1> (дата звернення: 11.12.2025)
3. Ковалишин Б. М. Арифметико-логічні пристрої та пристрої керування. URL: https://org2.knuba.edu.ua/pluginfile.php/153807/mod_resource/content/1/lekcija-8-alp-ta-prystrij-keruvannja.pdf (дата звернення: 11.12.2025)
4. Liu Y., Zhang Ch., Zhang H. The Mechanism of The Arithmetic Logic Unit. *Highlights in Science, Engineering and Technology*. January 2024; 81. pp. 97-108.

Гончар Богдан Віталійович – студент групи БМІ-226, факультет інформаційних електронних систем, Вінницький національний технічний університет, e-mail: bogdgonchar@gmail.com

Науковий керівник – Тимчик Сергій Васильович, канд. тех. наук, декан факультету інформаційних електронних систем, доцент кафедри біомедичної інженерії та оптико-електронних систем, Вінницький національний технічний університет, e-mail: tymchyk@vntu.edu.ua

Bohdan Honchar – student of Faculty of Information Electronic Systems, Vinnytsia National Technical University, Vinnytsia, e-mail: bogdgonchar@gmail.com

Supervisor – Serhiy Tymchyk, PhD (Biomedical Engineering), Dean of the Faculty of Information Electronic Systems, Associate Professor of the Department of Biomedical Engineering and Optoelectronics, Vinnytsia National Technical University, e-mail: tymchyk@vntu.edu.ua